

64'er

DAS MAGAZIN FÜR COMPUTERSPIELE

Programm
des Monats
GEPÄLevel-Editor für Spiele
mit Parallax-
Hintergrund

TURBO-SPEED FÜR DEN C 64

■ Doppelt so schnell durch 2 MHz

Entertainment

SEX-Software

- Interview mit Queen Theresa
- Lust aus Bits und Bytes

Exklusiv-Test

Lemmings für C 64

Hardware

Die besten Reparatur-Tips

Neuer Kurs

Programmieren mit GeoCom

TESTS

Geos-Companion

Geos-Power-Pack

GeoShell

Chartmaker

Geos: Dweezil-Pack

Spiele-Compilations

Techno-Plus-Pad

Umbau

Die Sensation ist perfekt! Der schnellste C64 der Welt ist da: mit dieser Umrüstung beschleunigt er C64 auf 2 MHz.

er zum Zug. Dieses Verfahren besteht zwar das bestmögliche Timing beim C 64. Andererseits sind aber sämtliche Tuningversuche zum Scheitern verurteilt.

Der Trick in unserer Erweiterung besteht darin, die CPU während der normalen High-Phase des Takts *Phi-0* mit zwei Taktilanken zu versorgen. Damit ist der Prozessor in der Lage, doppelt so schnell zu arbeiten, während der VIC nicht behindert wird.

Da der Takt aus diesem Grund



Der Erfinder des schnellsten C64 der Welt: Marko Hahn, Student der Elektrotechnik

synchron zum Takt des VICs laufen muß, verleiht sich der Einsatz eines zweiten Oszillators von selbst. Deshalb verdoppelt ein Flankendetektor den Original-Takt. Dieser ist eine spezielle Version des 6502 mit einem zusätzlichen 6 Bit breiten Port. Im C 64 wird über diesen internen Port der Cassetten-Port gesteuert. Nach dem Tuning fällt der Cassetten-Port also wegen fehlender Steuerfunktionen ersatzlos weg. Da aber kaum noch jemand mit dieser Datenteile arbeitet, ist das Fallen dieses Ports kein Verlust. Der AEC-Eingang der CPU aber muß unbedingt extern nachgeführt werden.

muß mit einem 74HC00 aufgebaut werden. Auch die Kondensatoren sind relativ kritisch. Ihre Werte müssen entweder mit einem Oszilloskop oder durch Probieren so eingestellt werden, daß die beiden neuen Takte genau in die High-Phase des alten Taktsignals passen. Bei unrem Testmuster sind beide Kapazitätswerte aus jeweils drei Einzelkondensatoren zusammengesetzt. Die im Schaltplan angegebenen ICs aus den einzelnen TTL-Familien müssen genau eingehalten werden, da neben dem Timing durch die Kondensatoren auch die Gateerlaufzeiten eine wichtige Rolle spielen.

Das nächste Problem stellt sich im Prozessor-Einsatz im C64 sich nämlich ein 6510 seinen Dienst. Dieser ist eine spezielle Version des 6502 mit einem zusätzlichen 6 Bit breiten Port. Im C 64 wird über diesen internen Port der Cassetten-Port gesteuert. Nach dem Tuning fällt der Cassetten-Port also wegen fehlender Steuerfunktionen ersatzlos weg. Da aber kaum noch jemand mit dieser Datenteile arbeitet, ist das Fallen dieses Ports kein Verlust. Der AEC-Eingang der CPU aber muß unbedingt extern nachgeführt werden.

Bei der Umrüstung dürfen auch die Speicherbausteine nicht vergessen werden. Im C 64 arbeiten zwei dynamische Speicher mit je 64 KByte Speicherleiste bei 4 Bit. Da es sich um dynamische Speicher handelt, müssen sie in bestimmten Abständen aufgefrischt werden. Dies erfolgt durch die RAS- und CAS-Signale. Da diese Signale aber das Timing der umgerüsteten Version vollständig durcheinander bringen würden, muß der Speicher durch einen statischen Chip ersetzt werden. Dieser ist nicht nur schneller, er braucht auch keinen Refresh.

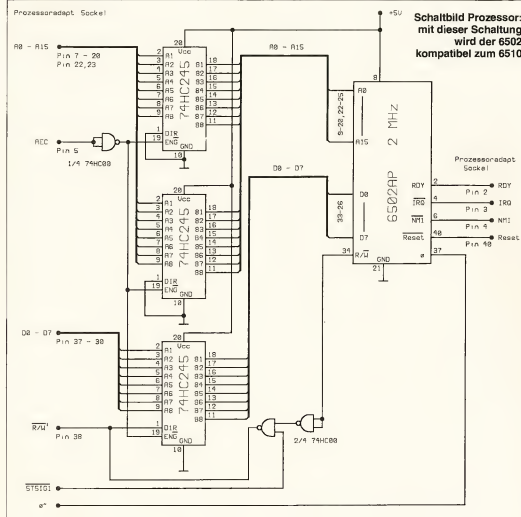
Diese wesentlichen Änderungen sind an der Hardware des C 64 vorzunehmen, um in den Genuss der Beschleunigung zu kommen.

Der Nachbar

Bevor man daran geht, den C 64 zu zerlegen, ist erst das EPROM zu trennen. Dieses übernimmt nämlich die Dekodierung einiger Signale. Dieser Trick erspart uns einige Gatter. Ein Platineinbausetand aus leider nicht zur Verfügung, deshalb muß der gesamte Aufbau auf eine Lochrasterplatine vorgenommen werden. Die Verbindung zur Hauptplatine des C 64 übernehmen Stiftleisten, die in entsprechende Fassungen auf der Platine einzulöten sind. Zuerst lö-

Datenliste

Die Daten für das EPROM befinden sich auf der Programm-Servicé-Datetteile



Schaltbild Prozessor: mit dieser Schaltung wird der 6502 kompatibel zum 6510

von Marko Hahn

Der C 64 ist nicht wesentlich besser, wenn er mehr Dampf unter der Haube hätte. Als er entwickelt wurde, war seine Geschwindigkeit ausreichend. Aber heute ...

Doch was macht den C 64 so langsam? Die größte Bremse im Computer ist der Prozessor. Mit seiner niedrigen Taktrate von nur knapp 1 MHz kann der C 64 Berechnungen einfach nicht schnell genug ausführen. Doch nun ist die Sensation da: eine Umrüstung auf die doppelte Taktfrequenz verleiht dem C 64 Flügel. Mit nur fast 2 MHz angetrieben, erreicht der Rechner Geschwindigkeiten, von denen man früher nur träumen konnte. Unsere Erweiterung ist gegen jeden Absturz gefeit. Sauber programmierte Software, d.h. ohne illegale Opocodes, läuft in dem Fall. Dabei besitzt unsere Version auch noch einen Schalter, mit dem man während des Betriebs von der hohen auf die normale Taktfrequenz umschalten kann. So ganz anders, was Naturgemäß sehr empfindlich auf Hardwareänderungen reagiert, arbeitet der C 64. Auch Hardware-Spielderivatet der neue C 64 problemlos.

So funktioniert's

Bevor man seinen heiligsten Brotkasten zwecks Tieferlegung demontiert, sollte man aber folgendes beachten: Es erfolgt eine wirkliche relevante Veränderung der inneren Strukturen des Rechners, die eine höhere Arbeitsgeschwindigkeit des Computers überhaupt erst ermöglicht.

Um den C 64 nämlich zu tunen, genügt es nicht, einfach die CPU mit einem höheren Takt zu versorgen. Der VIC behält nämlich die seiner ursprünglichen Taktfrequenz. Jeden Versuch, ihn schneller zu takten, würde er mit Arbeitsanweisung quillieren: der Bildschirm bleibt dunkel. Der VIC teilt sich nämlich mit der CPU die Speicherzugriffe. Während der Prozessor während einer Phase zugreift, kann der VIC nichts machen, erst während der zweiten Phase kommt

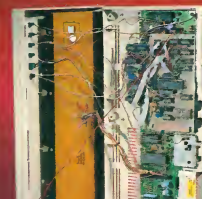
er zum Zug. Dieses Verfahren besteht zwar das bestmögliche Timing beim C 64. Andererseits sind aber sämtliche Tuningversuche zum Scheitern verurteilt.

Der Trick in unserer Erweiterung besteht darin, die CPU während der normalen High-Phase des Takts *Phi-0* mit zwei Taktilanken zu versorgen. Damit ist der Prozessor in der Lage, doppelt so schnell zu arbeiten, während der VIC nicht behindert wird.

Da der Takt aus diesem Grund



(2) Ein wilder Drahter prägt das Innere des getunten Brotkastens



(3) Die Erweiterung besteht im Versuchsaufbau noch aus zwei Platinen



(4) Von unten sieht man deutlich die Stifte für den Anschluß an die CPU 6510

ten Sie den Prozessor aus und ersetzen ihn durch eine 40polige Präzisionsfassung. Danach folgen dann die beiden RAMs. Auch sie werden durch jeweils eine Präzisionsfassung ersetzt. Für den Aufbau der Schaltung verwenden Sie am besten eine doppelte Lochrasterplatine im Epsilonformat (10 x 160 mm). Stecken Sie in die Fassungen Stiftleisten und setzen die Lochrasterplatine auf. Die Stiftleisten müssen jetzt in die Bohrungen der Lochrasterplatine eingeklebt werden. Danach werden diese auf der Oberseite verlötet. Die Platine kann nun wieder abgenommen werden. Die Fassungen der neuen Bauteile werden eingelötet und alle Verbindungen nach Schaltplan vorgenommen. Von der Lochrasterplatine führen nur zwei Leitungen zum Expansion-Port. Alle anderen Verbindungen zur C-64-Platine erfolgen mit den Stiftleisten zum Prozessor und den beiden RAM-Bausteinen.

Kommen wir nun zu den Schaltbildern.

Schaltbild Prozessor: Hauptaufgabe dieses Schaltbildes ist die Nachbildung der beim 6502 nicht vorhandenen AEC-Funktion. Normaleses wird der ursprüngliche Prozessor 6510

durch ein Low an diesem Pin getriggert, alle Adressen untersteht, ob die CPU auf die Adresse 8001 zugreift. In Abhängigkeit mit dem AEC-Signal schalten nun beide Komparatoren die hier kaskadiert sind, beim Zugriff auf die entsprechende Adresse. Das am Ausgang nun anstehende Signal wird verzögert und mit RW verknüpft. Die Verzögerung übernimmt ein 74HC00-Gatter in Verbindung mit entsprechend eingetrotten Kondensatoren. Das neu gewonnene Taktsignal dient zur Steuerung von drei D-Flip-Flops zweier 74LS74. Die Dateneingänge DD bis D2 sind mit dem Prozessoradaptersockel verbunden. Die drei Flip-Flops liefern nun an ihren Ausgängen die drei Steuersignale P0 bis P2. Die Set-Eingänge der Flip-Flops sind mit dem Rechner-Reset verbunden, so daß nach dem Einschalten, oder nach einem Reset die RAM-Grundkonfiguration an P0 bis P2 wirksam ist.

Features des Super C 64

- Hardwareumschaltung zwischen 1 MHz und 2 MHz auch während des Betriebs möglich
- im 2-MHz-Modus selbständige Anpassung der Hardware der Software
- Maschinenprogramme laufen mit fast doppelter Geschwindigkeit
- Basic-Programme sind wegen der langsameren ROM-Zugriffe nur um 25% schneller
- Geos wird beschleunigt
- Hardwareprogramme laufen ohne Einschränkung

Wird ein Low an diesem Pin getriggert, alle Adressen untersteht, ob die CPU auf die Adresse 8001 zugreift. In Abhängigkeit mit dem AEC-Signal schalten nun beide Komparatoren die hier kaskadiert sind, beim Zugriff auf die entsprechende Adresse. Das am Ausgang nun anstehende Signal wird verzögert und mit RW verknüpft. Die Verzögerung übernimmt ein 74HC00-Gatter in Verbindung mit entsprechend eingetrotten Kondensatoren. Das neu gewonnene Taktsignal dient zur Steuerung von drei D-Flip-Flops zweier 74LS74. Die Dateneingänge DD bis D2 sind mit dem Prozessoradaptersockel verbunden. Die drei Flip-Flops liefern nun an ihren Ausgängen die drei Steuersignale P0 bis P2. Die Set-Eingänge der Flip-Flops sind mit dem Rechner-Reset verbunden, so daß nach dem Einschalten, oder nach einem Reset die RAM-Grundkonfiguration an P0 bis P2 wirksam ist.

Zur Schaltung: Zwei D-Flip-Flops demultiplexen die Adreßleitungen mit Hilfe der Signale RAS und CASRAM. Beide werden über den High, dann blendet der Prozessor über die MMU das RAM aus und das Betriebsversetzen ein. Diese Funktion wird über den OR-Block realisiert. Wieder müssen alle Bausteine über 100-nF-Kondensatoren gepuffert werden. Ist die Schaltung Taktsignal *Phi-0* auf *Phi-1* und *Phi-2* versorgt die weiteren Rechnerin-

heiten mit dem originalen Taktsignal von 1 MHz. Zu Testzwecken wird das Taktsignal weiterhin über den Pin 37 des neuen Prozessors geführt. Der Eingang STSI01 wird nun noch auf High gelegt. Alle bisher bestückten ICs werden nun noch mit Strom versorgt. Parallel zu jedem Stromversorgungsanschluß der einzelnen ICs sorgt ein 100-nF-Kondensator für stabile Verhältnisse. Die Schaltung muß sich nun wie ein normaler 6510 verhalten. Der C 64 kann damit getestet werden. Eine Geschwindigkeitssteigerung findet nun natürlich noch nicht statt, da ja die Taktpufferung nicht eingebaut ist. Der C 64 muß sich nun wie gewohnt verhalten.

Schaltbild RAM-Ansteuerung: Im C 64 werden zur Daten- und Programmspeicherung dynamische RAMs eingesetzt. Sie haben einen gemultiplexten Adreßbus, d.h. mittels der Steuersignale RAS und CASRAM werden zunächst das Low-Nibble, dann das High-Nibble zu den RAM-Bausteinen übertragen. Die Steuerung übernimmt die MMU. Der VIC und der Prozessor teilen sich den Rechnertakt. Während der High-Phase des Takts kann die CPU auf den Speicher zugreifen, während der Low-Phase ist der VIC an der Reihe. Gleichzeitig sorgt dieser für den Refresh der Speicherzellen. Diese strenge Regime gilt es aufzubrechen, wenn wir den Rechner schneller machen wollen. Am VIC können wir aus Kompatibilitätsgründen nichts ändern, das muß der VIC glauben, daß er ein dynamisches RAM vor sich habe. Während der High-Phase des Taktsignals muß aber untersteht, ob die CPU auf die Adresse 8001 zugreift. In Abhängigkeit mit dem AEC-Signal schalten nun beide Komparatoren die hier kaskadiert sind, beim Zugriff auf die entsprechende Adresse. Das am Ausgang nun anstehende Signal wird verzögert und mit RW verknüpft. Die Verzögerung übernimmt ein 74HC00-Gatter in Verbindung mit entsprechend eingetrotten Kondensatoren. Das neu gewonnene Taktsignal dient zur Steuerung von drei D-Flip-Flops zweier 74LS74. Die Dateneingänge DD bis D2 sind mit dem Prozessoradaptersockel verbunden. Die drei Flip-Flops liefern nun an ihren Ausgängen die drei Steuersignale P0 bis P2. Die Set-Eingänge der Flip-Flops sind mit dem Rechner-Reset verbunden, so daß nach dem Einschalten, oder nach einem Reset die RAM-Grundkonfiguration an P0 bis P2 wirksam ist.

Zur Schaltung: Zwei D-Flip-Flops demultiplexen die Adreßleitungen mit Hilfe der Signale RAS und CASRAM. Beide werden über den High, dann blendet der Prozessor über die MMU das RAM aus und das Betriebsversetzen ein. Diese Funktion wird über den OR-Block realisiert. Wieder müssen alle Bausteine über 100-nF-Kondensatoren gepuffert werden. Ist die Schaltung Taktsignal *Phi-0* auf *Phi-1* und *Phi-2* versorgt die weiteren Rechnerin-

